

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 3月28日

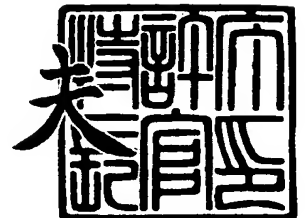
出願番号
Application Number: 特願2003-090956
[ST. 10/C]: [JP 2003-090956]

出願人
Applicant(s): 三菱電機株式会社

2004年 1月16日

特許庁長官
Commissioner,
Japan Patent Office

今井 康



出証番号 出証特2004-3000243

【書類名】 特許願

【整理番号】 545439JP01

【提出日】 平成15年 3月28日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/78

【発明者】

 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

 【氏名】 樽井 陽一郎

【発明者】

 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

 【氏名】 大塚 健一

【発明者】

 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

 【氏名】 今泉 昌之

【発明者】

 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

 【氏名】 杉本 博司

【発明者】

 【住所又は居所】 東京都千代田区丸の内二丁目2番3号 三菱電機株式会社
社内

 【氏名】 高見 哲也

【特許出願人】

 【識別番号】 000006013

 【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100057874

【弁理士】

【氏名又は名称】 曾我 道照

【選任した代理人】

【識別番号】 100110423

【弁理士】

【氏名又は名称】 曾我 道治

【選任した代理人】

【識別番号】 100084010

【弁理士】

【氏名又は名称】 古川 秀利

【選任した代理人】

【識別番号】 100094695

【弁理士】

【氏名又は名称】 鈴木 憲七

【選任した代理人】

【識別番号】 100111648

【弁理士】

【氏名又は名称】 梶並 順

【手数料の表示】

【予納台帳番号】 000181

【納付金額】 21,000円

【その他】

国等の委託研究の成果に係る特許出願（平成14年度、新エネルギー・産業技術総合開発機構、「超低損失電力素子技術開発 素子化技術（MOSFET基盤技術開発）」委託研究、産業活力再生特別措置法第30条の適用を受けるもの）

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項1】 SiCを用いた縦型のMOSFETを製造する際、ソース領域とベース領域をテーパー形状の同一マスクを用いてイオン注入を行うことにより形成することを特徴とする半導体装置の製造方法。

【請求項2】 請求項1に記載の半導体装置の製造方法において、
テーパー形状の同一マスクのテーパー角度を30～60度とする
ことを特徴とする半導体装置の製造方法。

【請求項3】 SiCを用いた縦型のMOSFETを製造する際、ソース領域とベース領域を、同一マスクを用いて基板に対して垂直方向と斜め方向からイオン注入を行うことにより形成することを特徴とする半導体装置の製造方法。

【請求項4】 SiCを用いた縦型のMOSFETを製造する際、ソース領域とベース領域を、同一マスクを用いて基板に対して斜め方向からイオン注入を行う時に基板に対する注入角度として、ソース領域よりもベース領域のイオン注入角度を小さくすることを特徴とする半導体装置の製造方法。

【請求項5】 請求項4に記載の半導体装置の製造方法において、
ベース領域のイオン注入角度を45～75度とする
ことを特徴とする半導体装置の製造方法。

【請求項6】 SiCを用いた縦型のMOSFETを製造する際、ソース領域とベース領域をテーパー形状の同一マスクを用いて基板に対して垂直方向と斜め方向からイオン注入を行うことにより形成することを特徴とする半導体装置の製造方法。

【請求項7】 SiCを用いた縦型のMOSFETを製造する際、ソース領域とベース領域をテーパー形状の同一マスクを用いて基板に対して斜め方向からイオン注入を行う時に基板に対する注入角度として、ソース領域よりもベース領域のイオン注入角度を小さくすることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、SiCを用いた縦型のMOSFETをイオン注入を用いて作製する半導体装置の製造方法に関するものである。

【0002】

【従来の技術】

従来、SiCを用いた縦型のMOSFETを、イオン注入を用いて作製する場合には、ソース領域とベース領域のイオン注入に用いるマスクの幅を変える必要がある（例えば、特許文献1参照）。

【0003】

【特許文献1】

特開平10-233503号公報（請求項1）

【0004】

【発明が解決しようとする課題】

しかしながら、上述した従来の半導体装置の製造方法においては、ソース領域とベース領域のイオン注入で異なるマスクを使用するためにMOSFETを作製する工程数が増加するという問題がある。また、MOSFETの特性を決定する要素の一つであるチャネル長は各マスクの加工精度や2つのマスクの合わせ精度に左右され、素子の微細化を進める場合に大きな問題となる。

【0005】

この発明は上述した点に鑑みてなされたもので、SiCを用いた縦型のMOSFETのソース領域とベース領域をイオン注入で作製するときに同一のマスクを用いて作製することができる半導体装置の製造方法を得ることを目的とする。

【0006】

【課題を解決するための手段】

この発明に係る半導体装置の製造方法は、SiCを用いた縦型のMOSFETを製造する際、ソース領域とベース領域をテーパ形状の同一マスクを用いてイオン注入により形成することを特徴とするものである。

【0007】

【発明の実施の形態】

まず、この発明の概要について説明する。SiCを用いた縦型のMOSFETを作製する場合、熱処理による不純物の拡散は困難であり、Siを用いた縦型のMOSFETの作製で用いられているような不純物の熱拡散によるセルフアラインプロセスを行うことができない。通常、選択的な不純物のドーピングはイオン注入により行われる。

【0008】

また、これまでは注入マスクの側面は垂直であり、イオン注入も基板に対して垂直方向から行っていたが、同一マスクを用いたセルフアラインプロセスにより不純物をドーピングすることは不可能であり、ソース領域とベース領域をイオン注入するときに幅の異なるマスクを使う必要があった。また、イオン注入後は1500℃程度の活性化アニールが必要であり、活性化アニールを行うときにSiC表面が荒れるなどのダメージを受ける可能性がある。

【0009】

このため、イオン注入を行うときに用いる同一マスクとしてゲート電極を用いた場合、活性化アニールを行ったときにゲート電極やゲート酸化膜にダメージを受けるためにゲート電極を注入用のマスクとして使用することは困難である。

【0010】

そこで、この発明に係るSiCを用いた縦型のチャンネル長1ミクロン以下のMOSFETは、ソース領域とベース領域をイオン注入で作製するときにイオン注入用の同一のマスクを用いることを特徴とする。マスクの形状をテーパ状にする、あるいは斜め方向からのイオン注入を行うことにより、選択的な不純物のドーピングをセルフアラインで行いMOSFETを作製する。また、この方法により作製したベース領域はテーパ形状となるため、従来のベース領域の形状がほぼ垂直であるものに比べてJFET抵抗が小さくなるという特徴を持つ。以下、具体的な実施の形態について説明する。

【0011】

実施の形態1.

図1は、この発明の実施の形態1により作製した半導体装置（SiC縦型MOSFET）を示す断面図である。基板7上にエピタキシャル成長したドリフト領

域 6 中にイオン注入によりソース領域 4、ベース領域 5 を形成し、ゲート酸化膜 2、ゲート電極 1、ソース電極 3、ドレイン電極 8 を形成することで MOSFET を作製する。

【0012】

図 2 は、この発明の実施の形態 1 によりソース領域 4 とベース領域 5 をイオン注入で形成する方法を説明するための図である。図 2 に示すようなテーパ形状の注入マスク 9 を用いてイオン注入を行った場合、テーパの端部では注入マスク 9 の下にもイオンが注入される。注入マスク 9 の下にイオンが注入される領域の幅はイオン注入の深さに比例する。ソース領域 4 に比べてベース領域 5 は深い注入を行うためにマスク 9 の下の領域でソース領域 4 の注入が行われず、ベース領域 5 の注入のみが行われる領域が形成される。この部分が MOSFET のチャンネルとなる。

【0013】

チャンネルの長さは、イオン注入の深さと注入マスク 9 の形状（テーパの角度）により制御できる。イオン注入の深さは、注入エネルギーにより容易に制御できる。また、注入マスク 9 の形状は注入マスクを形成するときに用いるエッチング方法により制御できる。

【0014】

例えば注入マスク 9 として SiO_2 を用いる場合、レジストマスクを用いて SiO_2 をドライエッチングするときに SiO_2 とレジストのエッチングの選択比が大きければドライエッチング時に SiO_2 のみがエッチングされ、 SiO_2 注入マスクの側面は垂直になるが、エッチングの選択比を小さくすると SiO_2 をドライエッチングしている間にレジストもエッチングされ、マスクとして用いているレジストの幅が小さくなる。このような条件でエッチングを行えば SiO_2 注入マスクはテーパ形状となり、その角度は、 SiO_2 とレジストの選択比によって制御できる。

【0015】

この方法により選択的な不純物のドーピングを、同一マスクを用いたセルフアラインプロセスにより行うことが出来る。また、MOSFET のチャンネル長は、

イオン注入の深さやテーパの角度により容易に制御でき、MOSFETの微細化を行う場合、従来のイオン注入で異なるマスクを用いる場合に比べて有利である。

【0016】

具体的にチャンネル長0.5～1ミクロンのMOSFETを作製するには、ソース領域の注入深さ0.3ミクロン、ベース領域の注入深さ0.9ミクロン程度とした場合に、テーパの角度を60度以下とすればよい。テーパ角度を小さくすれば、チャンネル長を短くできるが図2の領域10でpベース領域の幅が小さくなり、パンチスルーが生じやすくなるという問題がある。

【0017】

これについて詳しく述べる。耐圧1kV以上のMOSFETを作製するには1kVの電圧が加わったときにpベース領域が完全に空乏化してパンチスルーが生じないようにしないといけない。このためにはpベース領域のp濃度を大きくする必要がある。しかし、p濃度を大きくした場合、MOSチャンネルの移動度が低下するため可能な限りp濃度を下げる方が望ましい。

【0018】

ソース領域の注入深さ0.3ミクロン、ベース領域の注入深さ0.9ミクロン程度とした場合、プロセスマージンなどを考慮すると、p濃度は $5 \times 10^{17} \text{ cm}^{-3}$ 程度が最適である。p濃度が $5 \times 10^{17} \text{ cm}^{-3}$ の場合、1kVを加えたときの空乏層幅は約0.2ミクロンとなり、プロセスマージンを考慮して領域10でpベースの幅を0.3ミクロン以上にするにはテーパの角度を30度以上にする必要がある。したがって、チャンネル長1ミクロン以下で耐圧1kV以上の素子を作製するにはテーパの角度を30～60度とするのが望ましい。

【0019】

また、注入マスク9がテーパ形状であるため、ソース領域やベース領域もテーパ形状となる。素子の微細化を進めた場合、隣り合うベース領域の間隔が小さくなりJFET抵抗が大きくなる。ベース領域がテーパ形状になっていると同じ間隔でベース領域がほぼ垂直になっているものに比べてJFET抵抗が小さくなり、この点からも微細化に有利である。

【0020】

実施の形態2.

図3は、この発明の実施の形態2により作製した半導体装置（SiC縦型MOSFET）を示す断面図である。基板7上にエピタキシャル成長したドリフト領域6中にイオン注入によりソース領域4、ベース領域5を形成し、ゲート酸化膜2、ゲート電極1、ソース電極3、ドレイン電極8を形成することでMOSFETを作製する。

【0021】

図4は、この発明の実施の形態2によりソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。図4のように例えばNイオンを基板に対して垂直方向から注入すると共に、Alイオンを基板に対して斜め方向から注入すると、従来と同じ側面が垂直である注入マスク9を用いた場合、Nイオンは注入マスク9下には注入されず、Alイオンのみが注入マスク9下に注入される。この部分がMOSFETのチャネルとなる。

【0022】

チャネルの長さは、イオン注入の深さと注入角度により制御できる。注入角度は、注入マスクの向きに合わせて基板を傾ける必要があるが、基板のオリエンテーションフラットに合わせて基板を基板ホルダーにセットし、基板の向きを合わせれば問題なく基板の傾きを制御できる。

【0023】

図4では、Alの注入を左右の異なる2つの角度から注入しているが、左右それぞれ2つ以上の異なる注入角度でイオン注入しても良い。また、基板を左右に傾げるだけでなく、イオン注入時に基板を傾けて回転させれば1回の注入で図4と同じ注入を実現できる。

【0024】

この方法により選択的な不純物のドーピングを同一マスクを用いたセルフアラインプロセスにより行うことが出来る。特に、MOSFETのチャネル長は、イオン注入の深さや角度により容易に制御でき、MOSFETの微細化を行う場合、従来のイオン注入に異なるマスクを用いる場合に比べて有利である。

【0025】

具体的にチャネル長1ミクロン以下のMOSFETを作製するには、イオン注入用のマスクとしてSiO₂を用いた場合、SiCに比べてSiO₂へのイオンの飛程が約1.7倍であることからソース領域の注入深さ0.3ミクロン、ベース領域の注入深さ0.9ミクロン程度とした場合に、ソース領域の注入角度を一般的に行われている80～90度とした場合、ベース領域の注入角度を45度以上とすればよい。

【0026】

ベース領域の注入角度を大きくすればチャネル長を短くできるが図7の領域10でpベース領域の幅が小さくなり、パンチスルーが生じやすくなるという問題がある。耐圧1kV以上のMOSFETを作製する場合、pベース領域のp濃度は $5 \times 10^{17} \text{ cm}^{-3}$ 程度が最適であり、p濃度が $5 \times 10^{17} \text{ cm}^{-3}$ の場合、1kVを加えたときの空乏層幅は約0.2ミクロンとなる。

【0027】

プロセスマージンを考慮して領域10でpベースの幅を0.3ミクロン以上にするにはベース領域の注入角度を75度以下とする必要がある。したがって、チャネル長1ミクロン以下で耐圧1kV以上の素子を作製するにはベース領域の注入角度を45～75度とするのが望ましい。また、この方法により作製したベース領域はテーパ形状となるため、素子の微細化を進めた場合問題となるJFET抵抗を低減することができる。

【0028】

実施の形態3.

図5は、この発明の実施の形態3により作製した半導体装置（SiC縦型MOSFET）を示す断面図である。基板7上にエピタキシャル成長したドリフト領域6中にイオン注入によりソース領域4、ベース領域5を形成し、ゲート酸化膜2、ゲート電極1、ソース電極3、ドレイン電極8を形成することでMOSFETを作製する。

【0029】

図6は、この発明の実施の形態3によりソース領域4とベース領域5をイオン

注入で形成する方法を説明するための図である。図6に示すようにテーパ形状の注入マスク9を用いて基板に対して垂直方向と斜め方向からのイオン注入を行うことで、前述した実施の形態1, 2と同様に、注入マスク9下にベース領域のみが注入される領域を形成する。この部分がMOSFETのチャネルとなる。チャネルの長さは、イオン注入の深さと注入角度、注入マスクの形状（テーパの角度）により制御できる。

【0030】

この方法により選択的な不純物のドーピングを同一マスクを用いたセルフアラインプロセスにより行うことが出来る。特に、実施の形態1, 2に比べてチャネル長を制御するパラメータが多く、MOSFETの微細化を容易に行うことが出来る。

【0031】

実施の形態4.

図3は、この発明の実施の形態4により作製した半導体装置（SiC縦型MOSFET）を示す断面図である。基板7上にエピタキシャル成長したドリフト領域6中にイオン注入によりソース領域4、ベース領域5を形成し、ゲート酸化膜2、ゲート電極1、ソース電極3、ドレイン電極8を形成することでMOSFETを作製する。

【0032】

図7は、この発明の実施の形態4によりソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。ソース領域4とベース領域5のいずれも基板に対して斜め方向からイオン注入で作製する。注入角度 θ が小さい方がマスク下に注入される領域の幅が大きくなるのでソース領域4よりもベース領域5のイオン注入角度を小さくすれば、マスク9下でベース領域5のみが注入されるところが形成される。この部分がMOSFETのチャネルとなる。チャネルの長さは、実施の形態2と同様にイオン注入の深さと注入角度により制御できる。

【0033】

この方法により選択的な不純物のドーピングを同一マスクを用いたセルフアラ

インプロセスにより行うことが出来る。特に、MOSFETのチャネル長は、イオン注入の深さや角度により容易に制御でき、MOSFETの微細化を行う場合、従来のイオン注入に異なるマスクを用いる場合に比べて有利である。

【0034】

具体的にチャネル長0.5～1ミクロンのMOSFETを作製するには、イオン注入用のマスクとしてSiO₂を用いた場合、SiCに比べてSiO₂へのイオンの飛程が約1.7倍であることからソース領域の注入深さ0.3ミクロン、ベース領域の注入深さ0.9ミクロン程度とした場合には、ソース領域の注入角度を80～90度、ベース領域の注入角度を45～75度とすればよい。また、この方法により作製したベース領域はテーパ形状となるため、素子の微細化を進めた場合に問題となるJFET抵抗を低減することができる。

【0035】

実施の形態5.

図5は、この発明の実施の形態5により作製した半導体装置（SiC縦型MOSFET）を示す断面図である。基板7上にエピタキシャル成長したドリフト領域6中にイオン注入によりソース領域4、ベース領域5を形成し、ゲート酸化膜2、ゲート電極1、ソース電極3、ドレイン電極8を形成することでMOSFETを作製する。

【0036】

図8は、この発明の実施の形態5によりソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。図8に示すようにテーパ形状の注入マスク9を用いて基板に対してソース領域4とベース領域5のいずれも基板に対して斜め方向からイオン注入で作製する。注入角度 θ が小さい方がマスク下に注入される領域の幅が大きくなるのでソース領域4よりもベース領域5のイオン注入角度を小さくすれば、マスク9下でベース領域のみが注入されるところが形成される。この部分がMOSFETのチャネルとなる。注入マスクがテーパ形状である効果も加わり、チャネルの長さは、イオン注入の深さと注入角度、注入マスクの形状（テーパの角度）により制御できる。

【0037】

この方法により選択的な不純物のドーピングを同一マスクを用いたセルフアラインプロセスにより行うことが出来る。特に実施の形態1, 2に比べてチャネル長を制御するパラメータが多く、MOSFETの微細化を容易に行うことが出来る。

【0038】

【発明の効果】

以上のように、この発明によれば、SiCを用いた縦型のMOSFETを製造する際、ソース領域とベース領域を、同一マスクを用いて形成することができ、選択的な不純物のドーピングをセルフアラインで行いMOSFETを作製することができる。また、作製したベース領域はテーパ形状となるため、素子の微細化を進めた場合に問題となるJFET抵抗を低減することができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1により作製した半導体装置（SiC縦型MOSFET）を示す断面図である。

【図2】 この発明の実施の形態1によりソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。

【図3】 この発明の実施の形態2及び4により作製した半導体装置（SiC縦型MOSFET）を示す断面図である。

【図4】 この発明の実施の形態2によりソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。

【図5】 この発明の実施の形態3及び5により作製した半導体装置（SiC縦型MOSFET）を示す断面図である。

【図6】 この発明の実施の形態3によりソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。

【図7】 この発明の実施の形態4によりソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。

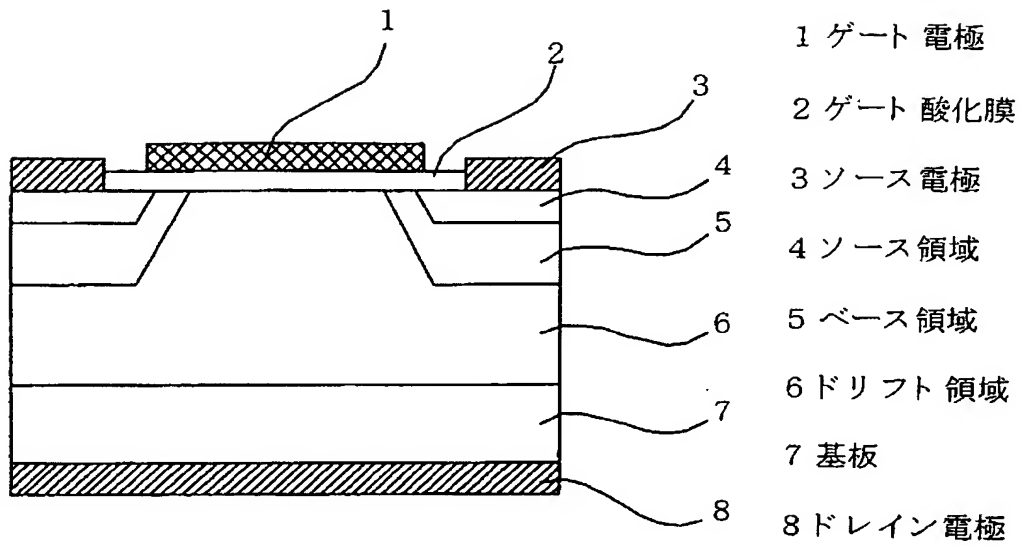
【図8】 この発明の実施の形態5によりソース領域4とベース領域5をイオン注入で形成する方法を説明するための図である。

【符号の説明】

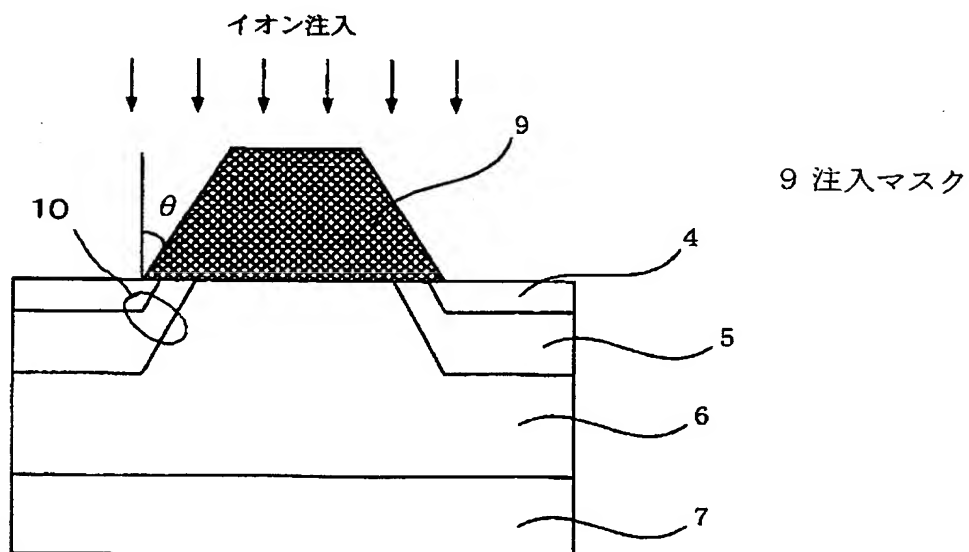
1 ゲート電極、2 ゲート酸化膜、3 ソース電極、4 ソース領域、5
ベース領域、6 ドリフト領域、7 基板、8 ドレイン電極、9 注入マスク
。

【書類名】 図面

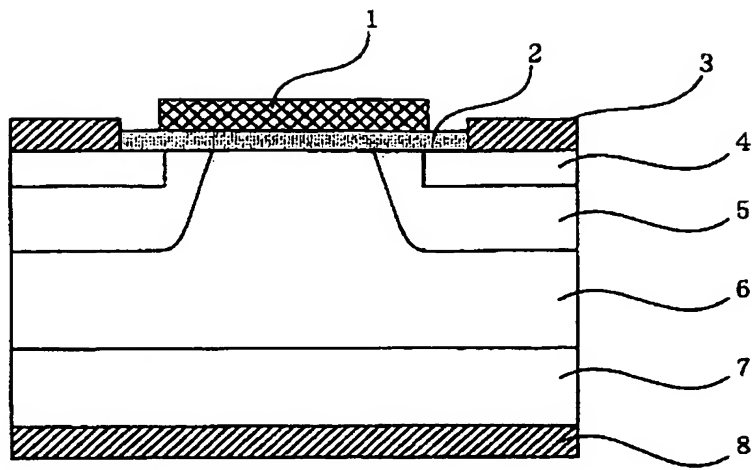
【図1】



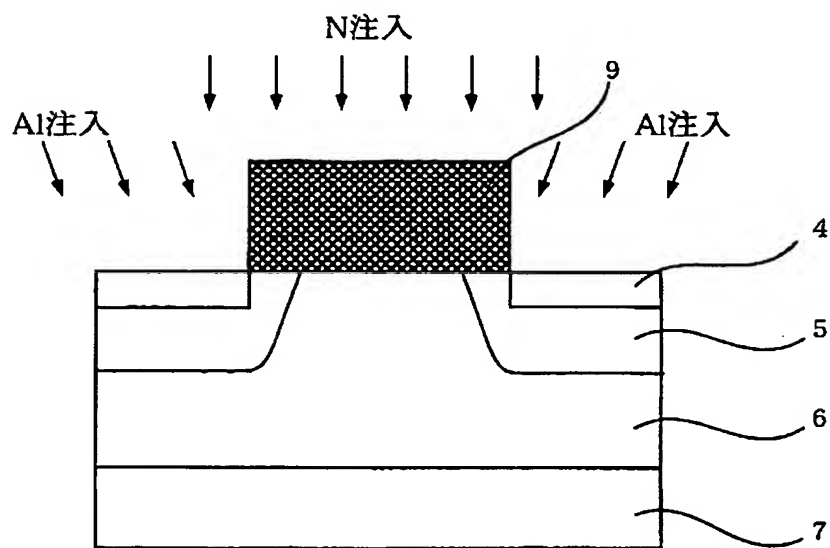
【図2】



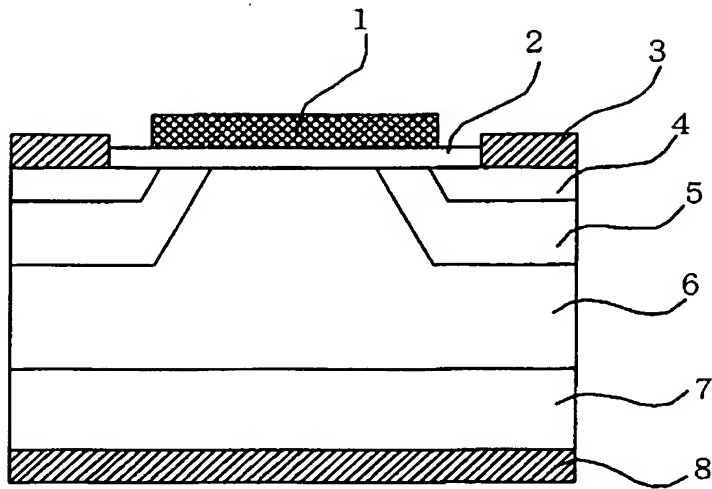
【図3】



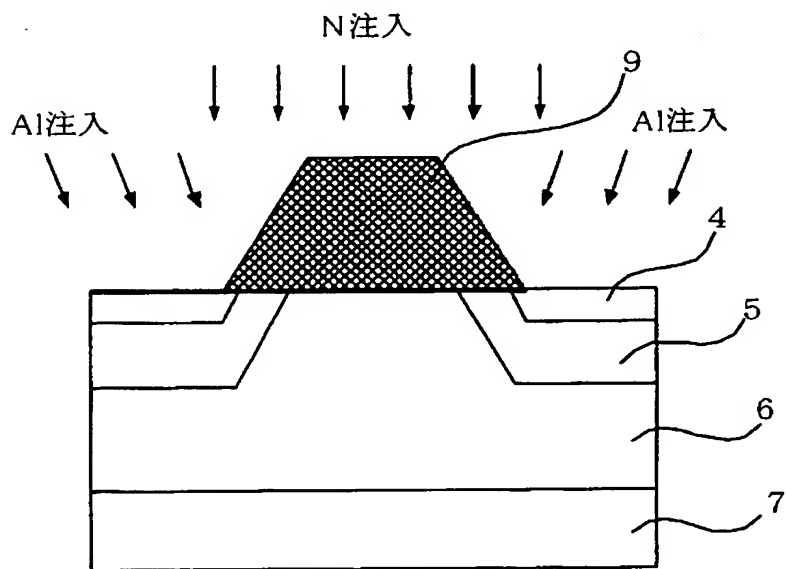
【図4】



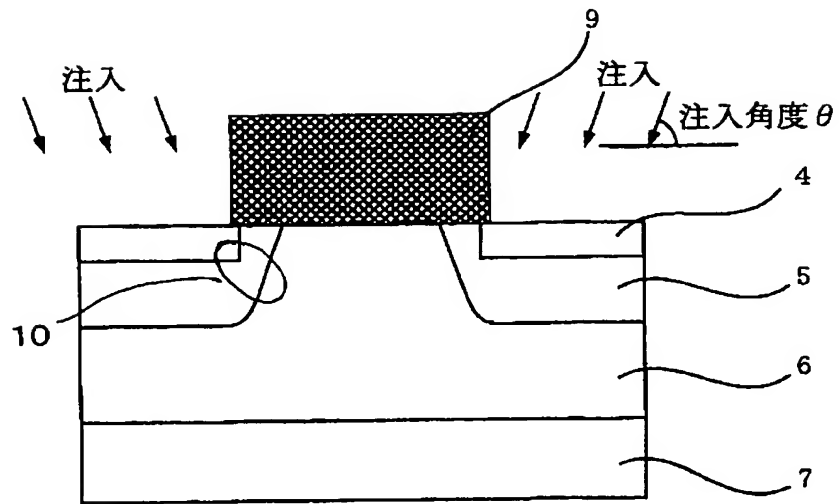
【図 5】



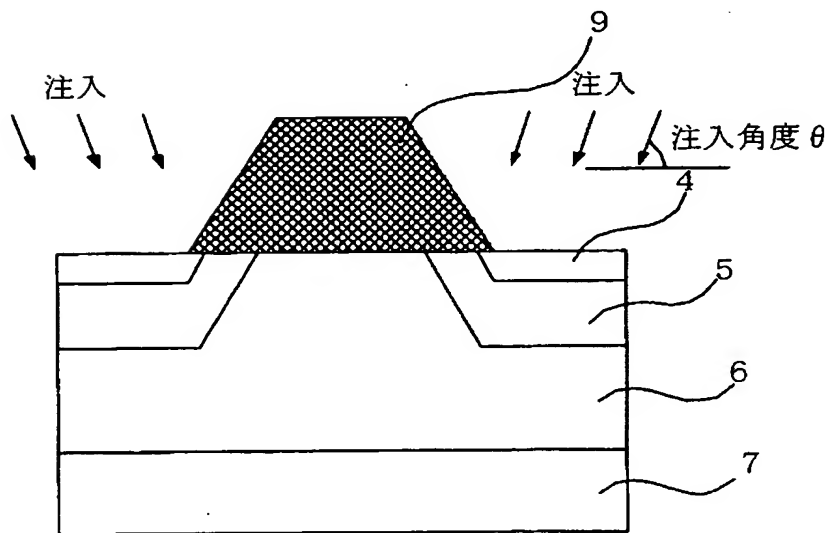
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 S i Cを用いた縦型のM O S F E Tのソース領域とベース領域をイオン注入で作製するときに同一のマスクを用いて作製できる半導体装置の製造方法を得る。

【解決手段】 S i Cを用いた縦型のM O S F E Tを製造する際、ソース領域4とベース領域5をテーパ形状の同一マスク9を用いてイオン注入を行うことにより形成する。また、テーパ形状の同一マスクのテーパ角度を30～60度とする。また、S i Cを用いた縦型のM O S F E Tを製造する際、ソース領域とベース領域を、同一マスクを用いて基板に対して垂直方向と斜め方向からイオン注入を行うことにより形成する。

【選択図】 図2

特願 2 0 0 3 - 0 9 0 9 5 6

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 6 0 1 3]

| | |
|----------|-------------------------|
| 1. 変更年月日 | 1 9 9 0 年 8 月 2 4 日 |
| [変更理由] | 新規登録 |
| 住 所 | 東京都千代田区丸の内 2 丁目 2 番 3 号 |
| 氏 名 | 三菱電機株式会社 |